

L'essentiel de la conception embarquée pour les composants Xilinx Zynq™ -7000, Zynq™ MPSoC et Versal™ .

DURÉE DE FORMATION



4 jours - 28 heures

OBJECTIFS ET COMPÉTENCES VISÉS

- 1 - Savoir décrire l'architecture et les composants embarqués de Xilinx
- 2 - Savoir décrire les différents outils qui englobent un design intégré Xilinx
- 3 - Savoir sélectionner et définir efficacement une interface entre le système processeur (PS) et la logique programmable (PL)
- 4 - Savoir concevoir un système efficace en exploitant les ressources matérielles et logicielles
- 5 - Savoir utiliser les outils de débogage
- 6 - Savoir démarrer vos projets de manière autonome
- 7 - Savoir maintenir et mettre à jour la conception d'IP basé sur l'interface AXI et son driver
- 8 - Savoir découvrir les OS et écrire une application Linux

PUBLICS CONCERNÉS

- Techniciens et Ingénieurs en électronique numérique
- Toutes nos formations étant données à distance, sont accessibles aux personnes à mobilité réduite.
- Les personnes en situation de handicap peuvent avoir des besoins spécifiques pour suivre la formation. Notre partenaire AGEFIPH nous accompagne pour mettre en place les adaptations nécessaires liées à votre handicap. N'hésitez pas à nous contacter pour en discuter.



PRÉREQUIS

- Expérience en conception d'architecture de systèmes numériques
- Compréhension de base des architectures microprocesseur et FPGA
- Compréhension de base de la programmation en C
- Connaissances de base de la modélisation HDL

NOTES

- Date de version : 15/11/2024

CONTENU DE LA FORMATION

JOUR 1

- Objectif 1
 - Méthode de conception UltraFast intégrée {Lecture}
 - Présentation de l'architecture Zynq-7000 {Lecture}
 - Présentation de l'architecture Zynq UltraScale + MPSoC {Lecture}
 - Présentation de l'architecture du processeur MicroBlaze {Lecture}
- Objectif 2
 - Vue d'ensemble du développement de matériel intégré {Lecture}
 - Utilisation de l'outil IP Integrator {Lecture, Lab}
 - Vue d'ensemble du développement de logiciels intégrés {Lecture}
 - Conduite de l'outil Vitis {Lecture, Lab}
 - Débugueur système {Lecture, Lab}

JOUR 2

- Objectif 3
 - A l'intérieur de l'APU (Application Processor Unit) {Lecture, Lab}
 - Périphériques d'entrée/sortie du processeur {Lecture}
 - Introduction à l'AXI {Lecture}
 - Interfaces AXI PS/PL {Lecture, Lab}
 - AXI: Connexion d'AXI IP {Lecture}

- Développement de plate-forme logicielle autonome {Lecture, Lab}

JOUR 3

- Objectif 4
 - Introduction aux interruptions {Lecture}
 - Interruptions: Considérations relatives au logiciel {Lecture, Lab}
 - Ressources mémoires du Zynq {Lecture}
 - DMA {Lecture, Lab}
 - Atteindre les objectifs de performance {Lecture}
 - À l'aide de Scripts de liaison {Lecture, Lab}
- Objectif 5
 - Debug d'un Zynq {Lecture, Lab}

JOUR 4

- Objectif 6
 - Démarrage d'un Zynq {Lecture, Lab}
- Objectif 7
 - Utilisation de l'Assistant Créer et importer pour créer une nouvelle IP AXI {Lecture, Lab}
 - Vérification avec l'AXI BFM {Lecture, Lab}
 - Comprendre les pilotes de périphériques {Lecture}
 - Pilotes de périphériques personnalisés {Lecture, Lab}
- Objectif 8
 - Systèmes d'exploitation: Introduction et concepts {Lecture}
 - Linux: une introduction de haut niveau {Lecture}
 - Vue d'ensemble du développement d'applications logicielles Linux {Lecture, Lab}

MÉTHODES ET SUIVI PÉDAGOGIQUES - EVALUATION ET RECONNAISSANCE

- **Méthodes pédagogiques :**
 - Alternance de cours, de questionnaires techniques et d'exercices réalisés sur machine individuellement.
- **Suivi pédagogique :**
 - Feuille de présence émarginée
- **Evaluation pédagogique :**
 - Fiche d'évaluation continue et de progression :
 - Questionnaire technique
 - Résultat des Travaux pratiques
 - Validation des Objectifs
- **Evaluation de satisfaction :**
 - En fin de formation : fiche d'appréciation remplie par le stagiaire
 - A 3 mois : fiche d'évaluation remplie par le stagiaire après application entreprise
- **Reconnaissance :**
 - Attestation de formation avec évaluation des acquis fournie au stagiaire
 - Certificat de réalisation fourni à son employeur

MOYENS PÉDAGOGIQUES

- **Formation Inter-entreprise en distanciel :**

- Connexion internet rapide, webcam, casque micro
- Présentation par Webex de Cisco



- Fourniture de matériel de cours en format PDF
- Travaux pratiques sur PC individuel à distance par RealVNC 

- **Formation Intra-entreprise en présentiel sur site client : (modalités à valider en amont de la formation)**

- Suggestion de fourniture par le client :
 - Salle de formation
 - Vidéoprojecteur
 - Tableau blanc
 - PC individuel avec outils AMD
- Fourniture par MVD Training :
 - Matériel de cours en format PDF
 - Travaux pratiques sur PC individuel (prêt de matériel possible sur demande)

MATÉRIEL INFORMATIQUE RECOMMANDÉ

- **Formation Inter-entreprise en distanciel :**

- Ordinateur récent OS Linux ou Windows 64-bits
- Internet rapide, webcam, casque micro
- Outil logiciel WebEx Cisco
- **Outils logiciels AMD à distance :**
 - Outil logiciel RealVNC Viewer
- **Outils logiciels AMD en local :**
 - Outil logiciel AMD Vitis 2022.2

- **Formation en présentiel sur site client :**

- Ordinateur récent OS Linux ou Windows 64-bits
- Outil logiciel AMD Vitis 2022.2

ENCADREMENT PÉDAGOGIQUE

- **William Duluc, Ingénieur Electronique et Télécom, Expert AMD depuis 2009 et Formateur AMD depuis 2017 :**

- Expert FPGA AMD - Langage VHDL/Verilog - Design RTL
- Expert SoC & MPSoC AMD - Langage C/C++ - Design Systèmes
- Expert DSP & RFSoc AMD - HLS - Matlab - Design DSP RF
- Expert Versal AMD - Engins AI - Architecte Système Hétérogènes

CONTACT TECHNIQUE, PÉDAGOGIQUE, ADMINISTRATIF ET FINANCIER

William DULUC, 06 74 52 37 89, info@mvd-training.com